

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-209017

(P2001-209017A)

(43) 公開日 平成13年8月3日(2001.8.3)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード*(参考)
G 0 2 F 1/015	5 0 2	G 0 2 F 1/015	5 0 2 2 H 0 7 9
	5 0 5		5 0 5 5 F 0 4 9
H 0 1 L 31/10		H 0 1 S 5/026	5 F 0 7 3
H 0 1 S 5/026		H 0 1 L 31/10	G

審査請求 未請求 請求項の数18 O L (全 18 頁)

(21) 出願番号 特願2000-63195(P2000-63195)

(22) 出願日 平成12年3月8日(2000.3.8)

(31) 優先権主張番号 特願平11-323812

(32) 優先日 平成11年11月15日(1999.11.15)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 野田 雅樹

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100102439

弁理士 宮田 金雄 (外1名)

Fターム(参考) 2H079 AA02 AA13 BA01 CA04 EA07

EB04 FA03 HA14 KA18

5F049 NA03 NB01 TA01 TA06 UA07

UA13

5F073 AB12 AB21 BA01 EA14 FA11

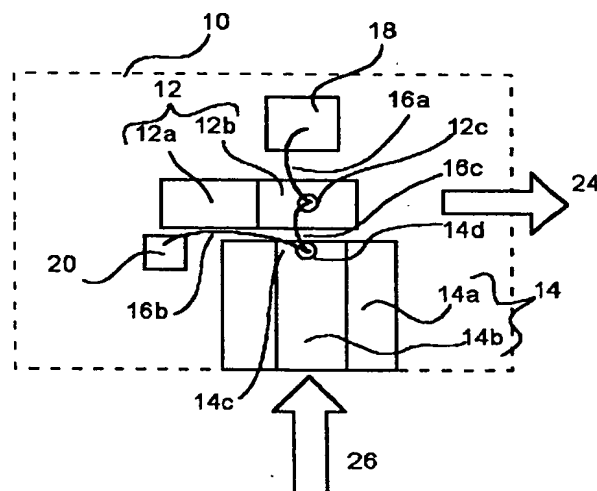
FA27 GA02 GA38

(54) 【発明の名称】 光電変換半導体装置

(57) 【要約】

【課題】 光通信用に用いられる広帯域に亘って良好な光電変換特性を有した光電変換半導体装置を提供することである。

【解決手段】 光電変換素子12と高周波電気信号回路14の端部14cとを近接して配置し、この端部14cの光電変換素子12に最も近接する部位と光電変換素子12の電気信号端子12cとを導電体16cを介して接続し、かつ光電変換素子12の電気信号端子12cと他の一端が接地された抵抗性整合回路18とを接続するとともに、高周波電気信号回路14の端部14cの上記部位の接続点14dに、この接続点14dから見た光電変換素子側のインピーダンスが抵抗性整合回路18の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路20を、接続したものである。



12 光変調器付きレーザ素子

14 高周波電気回路

18 終端抵抗

20 容量性整合回路

16 金属ワイヤ

BEST AVAILABLE COPY

【特許請求の範囲】

【請求項 1】 光電信号変換を行う半導体素子と、この半導体素子に近接する端部を有し、この端部であって上記半導体素子が有する電気信号端子に最も近接する部位を接続点とし、導電体を介して上記電気信号端子に接続された高周波電気信号回路と、導電体を介して一端が半導体素子の上記電気信号端子と接続され他の一端が接地された抵抗性整合回路と、高周波電気信号回路の端部の上記接続点に接続され、上記接続点から見た半導体素子側のインピーダンスが上記抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えた光電変換半導体装置。

【請求項 2】 半導体素子が光変調器素子であることを特徴とする請求項 1 記載の光電変換半導体装置。

【請求項 3】 半導体素子が光変調器集積半導体レーザ素子で、半導体素子の電気信号端子が上記光変調器集積半導体レーザ素子の光変調器部に配設されたことを特徴とする請求項 1 記載の光電変換半導体装置。

【請求項 4】 半導体素子が受光素子であることを特徴とする請求項 1 記載の光電変換半導体装置。

【請求項 5】 半導体素子がフリップチップ型半導体素子であることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 6】 導電体が導電線であることを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 7】 容量性整合回路がチップコンデンサであることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 8】 チップコンデンサが容量調整可能なチップコンデンサであることを特徴とする請求項 7 記載の光電変換半導体装置。

【請求項 9】 容量性整合回路が高周波電気信号回路の端部に配設された開放形スタブであることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 10】 開放形スタブが容量調整可能な開放形スタブであることを特徴とする請求項 9 記載の光電変換半導体装置。

【請求項 11】 電気信号端子を有し光電信号変換を行う半導体素子と、この半導体素子に近接する端部を有する高周波電気信号回路と、導電体を介して一端が半導体素子の上記電気信号端子と接続され他の一端が接地された抵抗性整合回路と、導電体を介して上記電気信号端子と高周波電気信号回路の上記端部との間に接続された抵抗性整合補正回路と、高周波電気信号回路の上記端部に接続され、所望の周波数近傍の上記端部から見た半導体素子側のインピーダン

スが上記抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えた光電変換半導体装置。

【請求項 12】 半導体素子が光変調器素子であることを特徴とする請求項 11 記載の光電変換半導体装置。

【請求項 13】 半導体素子が光変調器集積半導体レーザ素子で、半導体素子の電気信号端子が上記光変調器集積半導体レーザ素子の光変調器部に配設されたことを特徴とする請求項 11 記載の光電変換半導体装置。

10 【請求項 14】 半導体素子が受光素子であることを特徴とする請求項 11 記載の光電変換半導体装置。

【請求項 15】 半導体素子がフリップチップ型半導体素子であることを特徴とする請求項 11 ないし 14 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 16】 容量性整合回路が高周波電気信号回路の端部近傍に配設された開放形スタブであることを特徴とする請求項 11 ないし 15 のいずれか 1 項に記載の光電変換半導体装置。

20 【請求項 17】 抵抗性整合補正回路が高周波電気信号回路の端部近傍に配設された薄膜抵抗であることを特徴とする請求項 11 ないし 16 のいずれか 1 項に記載の光電変換半導体装置。

【請求項 18】 抵抗性整合回路が高周波電気信号回路を構成する回路基板側面上に配設された薄膜抵抗であることを特徴とする請求項 11 ないし 17 のいずれか 1 項に記載の光電変換半導体装置。

【発明の詳細な説明】

【0001】

30 【発明の属する技術分野】この発明は、光電変換半導体装置に係り、特に光通信用に用いられる広帯域に亘って良好な光電変換特性を有した光電変換半導体装置に関するものである。

【0002】

【従来の技術】光ファイバーを用いた公衆通信網の普及には、端末の電気回線と光ファイバー網との間を接続する光電変換半導体装置の高性能化が重要である。特に光電変換半導体装置としての半導体レーザ装置やフォトダイオード装置の高性能化には、情報量の増大に対応するため高速変調が必須の要件であるとともに広帯域に亘って良好な光電変換特性を備えていることが重要である。

40 【0003】半導体レーザ装置における高速変調には、変調時の波長の変動を小さくして長距離の伝送を可能にするために、通常半導体レーザを一定強度で発振させておいて、電気信号により光の透過量をオン・オフできる光変調器を通すことによって変調を行う外部変調方式が採用される。

50 【0004】この外部変調方式に使用される光変調器の光の透過量のオン・オフは、光変調器の吸収層に逆電界を印加することによるフランツケルディッシュ効果或いは量子閉込めシュタルク効果を用いることにより行われ

る。すなわち、光変調器では印加される電圧に応じてレーザ光の吸収が変化するため、光変調器に接続された高周波電気回路に変調信号電圧を印加すると、光変調器の出射端面から出射されるレーザ光には信号電圧に対応した強度変調が施されることになる。

【0005】このような光変調器と変調信号電圧を伝播する高周波電気回路とを接続する場合、変調信号電圧は通常矩形波であるためにDCから変調周波数までインピーダンス整合をとることが必要になり、変調周波数での反射減衰量を大きくし、更に変調周波数を十分越えたカットオフ周波数を持つことが必要になる。

【0006】またこの外部変調方式では、光変調器と半導体レーザとの光結合が難しくまた部品点数も多いことから高価になるというという難点があったが、この難点を克服する方法として、半導体レーザと光変調器とをモノリシックに集積化した光変調器集積型半導体レーザ装置の開発が行われている。

【0007】この光変調器集積型半導体レーザ装置においても同様にDCから変調周波数に及ぶ広帯域でインピーダンス整合をとることが必要になる。以上は電気信号から光信号に変換する装置についてであるが、光信号から電気信号に変換するフォトダイオード装置においても同様に、DCから変調周波数に及ぶ広帯域でインピーダンス整合をとることが必要になる。

【0008】図25は、例えば特開平11-38372号公報に記載された、従来の光変調器の平面図である。図25において、200は光変調器、202は光変調素子、204高周波電気回路、206は高周波基板、208は伝送線路、210は整合回路、212は開放形スタブ、214は金属ワイヤである。

【0009】また矢印216はレーザからの連続光である入射光、矢印218は光変調素子202で変調された信号光、そして矢印220は高周波電気回路204を介して光変調素子202に電圧変化として印加される電気信号である。光変調器200は、開放形スタブ212からなる整合回路210を有する高周波電気回路204と、この高周波電気回路204の先端に設けられた光変調素子202と、光変調素子202と高周波電気回路204とを接続する金属ワイヤ214で構成されている。

【0010】

【発明が解決しようとする課題】従来の光変調器200は上記のように構成されていて、光変調器200は次のように動作する。結合光学系（図示せず）によって効率よく入射光216が入射された光変調素子202は、高周波電気回路204の整合回路210と金属ワイヤ214とを介して、印加された電気信号220の電圧変化に応じて入射光216の強度変調を行い、信号光218として出射する。

【0011】この場合、金属ワイヤ214の電気信号220の入力側から見たインピーダンス整合は、開放形ス

タブ212からなる整合回路210で行われている。開放形スタブ212は容量性の整合回路であり、この容量性の開放形スタブ212のみでインピーダンス整合を行っているため、ある特定の周波数近辺でしか整合をとることができない。従って狭帯域での変調特性の向上は図れても、広帯域の変調特性の向上は困難であった。

【0012】また一般に、終端抵抗のみを設けてインピーダンス整合をとることが行われているが、終端抵抗のみでは、DC的には整合が取れているものの、光変調素子202が有する寄生容量や電氣的に接続するための金属ワイヤが有するインダクタンス成分などによって、特に高周波領域でインピーダンスの不整合が発生し広帯域に整合をとることが困難であった。

【0013】この発明は上記の問題点を解消するためになされたもので、第1の目的は、光電変換半導体装置において、光電変換を行う半導体素子を介して、抵抗性整合回路と容量性整合回路とを備えることにより、広帯域でインピーダンス整合を行い光電変換周波数の高い光電変換半導体装置を提供することである。

【0014】なお、特開平10-75003号公報にマイクロ波周波数信号を直接変調信号として入力する半導体レーザモジュールにおいて、キャパシタンスを使用したインピーダンス整合回路ユニットをレーザダイオードチップと信号入力回路との間に挿入した発明が記載されている。

【0015】また、特開平7-221509号公報にチップ抵抗器で構成した終端抵抗器として、チップ抵抗器のインダクタンス成分を打消すため容量性整合回路を備えた発明が記載されている。

【0016】

【課題を解決するための手段】この発明に係る光電変換半導体装置においては、光電信号変換を行う半導体素子と、この半導体素子に近接する端部を有し、この端部であって半導体素子が有する電気信号端子に最も近接する部位を接続点とし、導電体を介して電気信号端子に接続された高周波電気信号回路と、導電体を介して一端が半導体素子の電気信号端子と接続され他の一端が接地された抵抗性整合回路と、高周波電気信号回路の端部の接続点に接続され、接続点から見た半導体素子側のインピーダンスが抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えたもので、この構成を備えることによりDCから変調周波数に至る広帯域に亘って光電変換半導体装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。

【0017】さらに半導体素子を光変調器素子としたものであり、この構成を備えることにより、DCから変調周波数に至る広帯域に亘って半導体素子を光変調器とした光電変換半導体装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。

【0018】またさらに、半導体素子を光変調器集積半導体レーザ素子とし、かつ半導体素子の電気信号端子を光変調器集積半導体レーザ素子の光変調器部に配設したものであり、この構成を備えることにより、DCから変調周波数に至る広帯域に亘って半導体素子を光変調器集積半導体レーザ素子とした光電変換半導体装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。

【0019】またさらに、半導体素子を受光素子としたものであり、この構成を備えることにより、DCから変調周波数に至る広帯域に亘って半導体素子を受光素子とした光電変換半導体装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。

【0020】またさらに、半導体素子をフリップチップ型半導体素子としたもので、金属ワイヤで接続されるよりも、半導体素子の電極が伝送線路の一端と、より近接して設けられてインダクタンスが小さくなり、また金属ワイヤで接続する場合と比較して寄生容量が安定し、容量性整合回路で調整すべき容量のバラツキが少なくなる。

【0021】またさらに、導電体を導電線としたので、現状の半導体素子に仕様変更せずに適用できる。

【0022】またさらに、容量性整合回路をチップコンデンサとしたので、容量性整合回路を実装しやすい。

【0023】さらに、チップコンデンサを容量調整可能なチップコンデンサとしたので、インピーダンス整合に必要なチップコンデンサの容量を容易に微調整することが可能となる。

【0024】またさらに容量性整合回路を高周波電気信号回路の端部に配設された開放形スタブとしたので、伝送線路と開放形スタブを一体的に構成でき、部品点数の削減を図ることができる。

【0025】さらに開放形スタブを容量調整可能な開放形スタブとしたので、インピーダンス整合に必要な開放形スタブの容量を容易に微調整することが可能となる。

【0026】また電気信号端子を有し光電気信号変換を行う半導体素子と、この半導体素子に近接する端部を有する高周波電気信号回路と、導電体を介して一端が半導体素子の電気信号端子と接続され他の一端が接地された抵抗性整合回路と、導電体を介して電気信号端子と高周波電気信号回路の端部との間に接続された抵抗性整合補正回路と、高周波電気信号回路の端部に接続され、所望の周波数近傍の高周波電気信号回路の端部から見た半導体素子側のインピーダンスが抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えたもので、反射減衰量を大きくしつつ優れた光電気信号変換特性を得るようにより簡単に高周波回路の調整を行うことができる。

【0027】さらに、半導体素子を光変調器素子としたものであり、この構成を備えることにより光変調器にお

いて反射減衰量を大きくしつつ変調光波形の劣化を抑制する優れた変調特性を得るようにより簡単に高周波回路の調整を行うことができる。

【0028】またさらに半導体素子を光変調器集積半導体レーザ素子とし、半導体素子の電気信号端子を光変調器集積半導体レーザ素子の光変調器部に配設したもので、この構成を備えることにより光変調器集積半導体レーザ装置において反射減衰量を大きくしつつ変調光波形の劣化を抑制する優れた変調特性を得るようにより簡単に高周波回路の調整を行うことができる。

【0029】またさらに半導体素子を受光素子としたものであり、この構成を備えることにより、光電変換半導体装置において反射減衰量を大きくしつつ高速での光/電気変換特性を得るようにより簡単に高周波回路の調整を行うことができる。

【0030】またさらに半導体素子をフリップチップ型半導体素子としたもので、この構成を備えることにより金属ワイヤで接続する場合と比較して寄生容量が安定し、容量性整合回路で調整すべき容量のバラツキが少なくなる。

【0031】またさらに容量性整合回路を高周波電気信号回路の端部近傍に配設された開放形スタブとしたもので、この構成を備えることにより伝送線路と開放形スタブとを一体的に構成でき、部品点数の削減を図ることができる。

【0032】またさらに抵抗性整合補正回路を高周波電気信号回路の端部近傍に配設された薄膜抵抗としたもので、この構成を備えることにより伝送線路と薄膜抵抗とを一体的に構成でき、部品点数の削減を図ることができる。

【0033】またさらに抵抗性整合回路を高周波電気信号回路を構成する回路基板側面上に配設された薄膜抵抗としたもので、この構成を備えることにより半導体素子と抵抗性整合回路の抵抗体との距離を大きくとることができる。

【0034】

【発明の実施の形態】実施の形態 1

図1はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。ここでは一例として幹線通信用として使用される10Gb/sの電界吸収型外部光変調器と半導体レーザとを同じ半導体基板に集積された光変調器付き半導体レーザ装置について説明する。

【0035】この実施の形態は、終端抵抗と高周波電気回路とを光変調器付き半導体レーザ素子の光変調器部を介して対向して配設し、高周波電気回路の一端を光変調器部に近接させるとともにその一端の最先端部に光変調器付き半導体レーザの光変調器部の電気信号端子と接続された金属ワイヤを接続し、また同じくこの接続箇所

【0036】図1において、10は光変調器付き半導体レーザ装置、12は光変調器付きレーザ素子で、12aは半導体レーザ部、12bは光変調器部で、この光変調器部12bに変調信号電圧を印加する信号入力電極12cが設けられている。14は高周波電気回路で、14aは高周波回路基板、14bは伝送線路である。高周波電気回路14の一端14cは光変調器付きレーザ素子12の信号入力電極12cにできるだけ近づけて配設されている。16は導電体としての金属ワイヤである。金属ワイヤ16は16a、16bおよび16cを含んでいる。

【0037】18は終端抵抗で、一端で接地され他の一端が金属ワイヤ16aにより信号入力電極12cとワイヤボンディングにより接続されている。20は容量性整合回路で、この容量性整合回路20は金属ワイヤ16bにより高周波電気回路14の一端14cの最も信号入力電極12cに近接した部位である整合回路接続点14dにワイヤボンディングによりシャント接続されている。高周波電気回路14と信号入力電極12cとの間も同様に金属ワイヤ16cを用いてワイヤボンディングにより接続され、高周波電気回路14側の金属ワイヤ16cの接続点は整合回路接続点14dとなっている。

【0038】24は変調された信号光、26は光変調器部12bに印加される変調電気信号である。容量性整合回路20の容量は、整合回路接続点14dから光変調器付きレーザ素子12側を見たときのインピーダンスを広帯域にわたって、規格化インピーダンス、すなわち終端抵抗18の抵抗値に近づけるように最適化することが必要である。

【0039】この容量性整合回路20の容量を決定するには、まず上記構成の光変調器付き半導体レーザ装置10の周波数特性をシミュレーションによって計算し、光変調器付きレーザ素子12の光変調器部12bから終端抵抗18側を見たインピーダンスが規格化インピーダンス、この場合は 50Ω となるようにしながらカットオフ周波数を最大になるように容量性整合回路20の容量を定め、さらに光変調器付き半導体レーザ装置10を組み立てた後に、周波数応答特性を測定しながら容量性整合回路20の容量を微調整するものである。

【0040】このとき、整合回路接続点14dをできるだけ光変調器部12bに近づけることが必要となる。言い換えれば、整合回路接続点14dと信号入力電極12cと近接させ、この間を接続する導体、例えば金属ワイヤ16cをできるだけ短くしてインダクタンスを小さくすることにより、カットオフ周波数を大幅に高くすることができる。

【0041】次に動作について説明する。光変調器付きレーザ素子12の半導体レーザ部12aに直流電流を流すと、半導体レーザ部12aから一定強度の連続光が射出される。このときに外部信号回路（図示せず）から高周波電気回路14に変調電気信号26を送ると、高周波

電気回路14の一端14cの最も信号入力電極12cに近接した部位である整合回路接続点14dを経由し金属ワイヤ16cを介して、信号入力電極12cに変調電気信号26としての電圧変動が印加される。

【0042】光変調器部12では印加される電圧に応じてレーザ光の吸収が変化するため、光変調器部12の射出端面から射出されるレーザ光には変調電気信号26に対応した強度変調が施され、信号光24として射出される。この光変調器付きレーザ装置10では、終端抵抗18によりDCあるいは比較的低周波でのインピーダンス整合を行い、さらに整合回路接続点14dにシャント接続された容量性整合回路20によって、光変調器部12が有する寄生容量や、高周波電気回路14と光変調器付きレーザ素子12との間や、光変調器付きレーザ素子12と終端抵抗18との間の金属ワイヤ16a、16cが有するインダクタンス成分などをキャンセルし、高周波でのインピーダンス整合が行われ、カットオフ周波数をできるだけ高くされる。従ってこの光変調器付きレーザ装置10はDCから変調周波数に至る広帯域に亘ってに優れた変調特性を有している。

【0043】図2はこの実施の形態の光変調器付きレーザ装置10の入力側反射特性を示すグラフである。また図3はこの実施の形態の光変調器付きレーザ装置10の順方向伝達特性を示すグラフである。図2において、横軸は周波数、縦軸はSパラメータの S_{11} である。図3において、横軸は周波数、縦軸はSパラメータの S_{21} である。図2及び図3はこの実施の形態の変調特性の改善効果の一例を示すものであり、従来の光変調器付きレーザ装置と比較するために、終端抵抗18と容量性整合回路20を付加した本実施の形態の変調特性を実線で、終端抵抗18のみを付加し容量性整合回路20を付加しない従来例を破線で示している。

【0044】この実施の形態では、光変調器付きレーザ素子12の光変調器部12bに近接し、整合回路接続点14dに接続された0.12pF程度の容量性整合回路20を挿入することにより、図2に示されるごとく10GHzに置ける反射減衰量を6.6dBから10.0dBに、図3に示されるごとくカットオフ周波数を11.5GHzから16.0GHzにそれぞれ改善された。以上のようにこの実施の形態では、DCから変調周波数に至る広帯域に亘って反射減衰量が大きくカットオフ周波数の高い、変調特性に優れた光変調器付きレーザ装置を構成することができる。

【0045】実施の形態2

図4はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態は、実施の形態1の容量性整合回路20を、チップコンデンサ42で構成したものである。図4において40は光変調器付きレーザ装置、42はチップコンデンサである。

実施の形態1と同じ符号は同じものか又は相当のもので

あることを示す。チップコンデンサ 42 は一般にコンパクトであり、また実装性に優れたものである。この実施の形態 2 では、周波数特性のすぐれた光変調器付きレーザ装置を低価格で小型に構成することができる。

【0046】実施の形態 3

図 5 はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態は、実施の形態 1 の容量性整合回路 20 を、複数のチップコンデンサ 48 で構成したものである。図 5 において 46 は光変調器付き半導体レーザ装置、48 はチップコンデンサ、16d はチップコンデンサ間を接続する金属ワイヤである。実施の形態 1 と同じ符号は同じものか又は相当のものであることを示す。

【0047】この実施の形態 3 の複数のチップコンデンサ 48 は、個々のチップコンデンサ 48a、48b、48c を金属ワイヤ 16d で接続できる構成となっているため、光変調器付き半導体レーザ素子 12 の光変調器部 12b が有する寄生容量の個々のバラツキ、高周波電気回路 14 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16c や、終端抵抗 18 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16a の長さのバラツキに起因するインダクタンスのバラツキに対応して、必要な個数のチップコンデンサ 48 を金属ワイヤ 16d で接続することによって、インピーダンス整合に必要な容量を微調整することが可能となり、光変調器付き半導体レーザ装置 46 個別に変調特性を最適化でき、歩留りの向上を図ることができる。

【0048】また、この実施の形態の変形例として、複数のチップコンデンサ 48 を金属ワイヤ 16d で予め接続しておいて、光変調器付き半導体レーザ素子 12 の光変調器部 12b が有する寄生容量の個々のバラツキ、高周波電気回路 14 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16c や、終端抵抗 18 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16a の長さのバラツキに起因するインダクタンスのバラツキに対応して、チップコンデンサ 48 のうちの不必要なチップコンデンサを接続している金属ワイヤ 16d を切断することにより容量を微調整できる構成としてもよい。この構成により容量の微調整を簡単に行うことができる。

【0049】実施の形態 4

図 6 はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態に係る光変調器付き半導体レーザ装置 50 は、実施の形態 1 の容量性整合回路 20 としての複数のチップコンデンサを、一つの共通電極上に配設された複数の対電極板で構成したものである。

【0050】図 6 において 50 は光変調器付き半導体レーザ装置、52 はチップコンデンサ、52a はチップコンデンサの共通電極、52b は対電極板である。実施の

形態 1 と同じ符号は同じものか又は相当のものであることを示す。この実施の形態 4 の複数のチップコンデンサは、一つの共通電極 52a 上に複数の対電極板 52b を形成して構成したので、実装性に優れるとともに複数のチップコンデンサを適宜選定して容量を微調整でき、光変調器付き半導体レーザ装置 50 の低価格・小型化を実現することができる。

【0051】実施の形態 5

図 7 はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態に係る光変調器付き半導体レーザ装置 56 は実施の形態 1 の容量性整合回路を、トリミング可能なチップコンデンサ 58 で構成したものである。

【0052】図 7 において 56 は光変調器付き半導体レーザ装置、58 はチップコンデンサ、58a はチップコンデンサの基板電極、58b は対電極板である。また 58c は対電極板 58b がトリミングされた部分である。実施の形態 1 と同じ符号は同じものか又は相当のものであることを示す。

【0053】この実施の形態 5 のインピーダンス整合補正用のチップコンデンサは、トリミング可能なチップコンデンサ 58 で構成しており、インピーダンス整合補正用のチップコンデンサ 58 はまず、必要と予測される容量を満足する容量よりも若干大きめの容量になるように構成しておいて、光変調器付き半導体レーザ素子 12 の光変調器部 12b が有する寄生容量の個々のバラツキ、高周波電気回路 14 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16c や、終端抵抗 18 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16a の長さのバラツキに起因するインダクタンスのバラツキに対応して、必要な容量になるようにチップコンデンサ 58 を適宜トリミングすることによって、インピーダンス整合補正用のチップコンデンサ 58 の容量を適切に微調整し、光変調器付き半導体レーザ装置 56 の変調特性をきめ細かく最適化でき、歩留りの向上を図ることができる。

【0054】実施の形態 6

図 8 はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態に係る光変調器付き半導体レーザ装置 60 は、実施の形態 1 の容量性整合回路としてチップコンデンサ 62 を使用するものである。

【0055】図 8 において 60 は光変調器付き半導体レーザ装置、62 はチップコンデンサ、62a はチップコンデンサの共通電極、62b は対電極板、16e は金属ワイヤである。実施の形態 1 と同じ符号は同じものか又は相当のものであることを示す。この実施の形態 6 のチップコンデンサ 62 は、共通電極 62a 上に複数の対電極板 62b を設けこの対電極板 62b 間を金属ワイヤ 16e で接続し、この金属ワイヤ 16e の長さを調整す

ることによりチップコンデンサ 62 の容量を微調整するものである。

【0056】チップコンデンサ 62 の共通電極 62a 上に複数個の対電極板 62b を設け、この対電極板 62b 間を金属ワイヤ 16e で接続する。個々の対電極板 62b 間の金属ワイヤ 16e は容量性のインピーダンスとなり、金属ワイヤ 16e の長さに応じて容量が変化する。このため、共通電極 62a と複数個の対電極板 62b とで構成される容量でほぼ満足される容量性整合回路を構成しておき、光変調器付き半導体レーザ素子 12 の光変調器部 12b が有する寄生容量の個々のバラツキ、高周波電気回路 14 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16c や、終端抵抗 18 と光変調器付き半導体レーザ素子 12 との間を接続する金属ワイヤ 16a の長さのバラツキに起因するインダクタンスのバラツキに対応して、金属ワイヤ 16e の長さを調整することによりチップコンデンサ 62 の容量を微調整し、光変調器付き半導体レーザ装置 60 個別に変調特性を最適化でき、歩留りの向上を図ることができる。

【0057】実施の形態 7

図 9 はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態に係る光変調器付き半導体レーザ装置 66 は、実施の形態 1 の容量性整合回路を高周波電気回路 14 の伝送線路 14b に設けられた開放形スタブ 68 としたものである。

【0058】図 9 において 66 は光変調器付き半導体レーザ装置、68 は開放形スタブである。実施の形態 1 と同じ符号は同じものか又は相当のものであることを示す。高周波電気回路 14 の一端 14c は光変調器付きレーザ素子 12 の信号入力電極 12c にできるだけ近づけて配設され、さらに開放形スタブ 68 はこの一端 14c にできるだけ近づけて設けられている。すなわち開放形スタブ 68 の一辺 68a を高周波電気回路 14 の一端 14c の先端にできるだけ近づけるとともにこの一辺 68a の伝送線路 14b 内への延長線上に高周波電気回路 14 と信号入力電極 12c とを接続する金属ワイヤ 16c のワイヤボンディング点を設けて接続されている。このワイヤボンディング点が開放形スタブ 68 の場合の整合回路接続点 14d となる。

【0059】この実施の形態 7 に係る光変調器付き半導体レーザ装置 66 は、高周波電気回路 14 の伝送線路 14b と容量性整合回路としての開放形スタブ 68 を一体的に構成でき、部品点数の削減を図ることができ、低価格な光変調器付き半導体レーザ装置を構成することができる。さらに、主たる容量性整合回路としてこの開放形スタブ 68 を配設し、調整用の容量性整合回路として、実施の形態 2、3、4、5、及び 6 に記載したチップコンデンサにより、容量を微調整する構成とすることができる。また調整可能な容量性整合回路として、高周波回路基板 14a に島状の回路パターンを形成しておき、

開放形スタブ 68 とワイヤリングすることにより開放形スタブ 68 の容量を微調整できる構成とすることができる。

【0060】実施の形態 8

図 10 はこの発明の一つの実施の形態に係る光変調器の平面図である。この実施の形態は光変調器の変調特性の広帯域化を図ったものである。図 10 において 70 は光変調器、72 は光変調器素子、74 は容量性整合回路で、例えばチップコンデンサである。このチップコンデンサは既に記載した実施の形態 2、3、4、5、及び 6 に記載したチップコンデンサでも良いし、実施の形態 7 で示した開放形スタブでもよい。

【0061】76 は光学系（記載せず）を介して光変調器素子 72 に入力される半導体レーザ（記載せず）からの連続光である。実施の形態 1 と同じ符号は同じものか又は相当のものであることを示す。チップコンデンサ 74 は金属ワイヤ 16b により高周波電気回路 14 の一端 14c の最も信号入力電極 12c に近接した部位である整合回路接続点 14d にワイヤボンディングによりシャント接続されている。

【0062】半導体レーザ（図示せず）から出射された一定強度の連続光が光学系（図示せず）を介して光変調器素子 72 に入力され、実施の形態 1 と同様に信号入力電極 12c に変調電気信号 26 としての電圧変動が印加され、この変調電気信号 26 に対応した強度変調が施され、光変調器素子 72 から信号光 24 として出射される。

【0063】この光変調器 70 では、実施の形態 1 と同様に終端抵抗 18 により DC あるいは比較的低周波でのインピーダンス整合を行い、さらに整合回路接続点 14d にシャント接続された容量性整合回路 20 によって、光変調器素子 72 が有する寄生容量や、高周波電気回路 14、光変調器付きレーザ素子 12 及び終端抵抗 18 間の金属ワイヤが有するインダクタンス成分などをキャンセルし、高周波でのインピーダンス整合が行われる。従って DC から変調周波数に至る広帯域に亘って変調特性に優れた光変調器 70 が構成できる。

【0064】実施の形態 9

図 11 はこの発明の一つの実施の形態に係るフォトダイオード装置の平面図である。この実施の形態は、フォトダイオード装置の変調特性の広帯域化を図ったものである。図 11 において 80 はフォトダイオード装置、82 はフォトダイオード、84 は容量性整合回路で、例えばチップコンデンサである。このチップコンデンサは既に記載した実施の形態 2、3、4、5、及び 6 に記載したチップコンデンサでも良いし、実施の形態 7 で示した開放形スタブでもよい。

【0065】86 は光学系（図示せず）を介してフォトダイオード 82 に入力される信号光である。88 はフォトダイオードの信号出力電極、90 は高周波電気回路 1

4を介して外部回路（図示せず）に伝送される電気信号である。実施の形態1と同じ符号は同じものか又は相当のものであることを示す。チップコンデンサ84は金属ワイヤ16bにより高周波電気回路14の一端14cの最もフォトダイオード82の信号出力電極88に近接した部位である整合回路接続点14dにワイヤボンディングによりシャント接続されている。光学系（図示せず）を介してフォトダイオード82に入力された信号光86は、フォトダイオード82により電気信号90に変換され、信号出力電極88から金属ワイヤ16cを経由し整合回路接続点14dを介して高周波電気回路14に伝達され、電気信号90として外部回路（図示せず）に出力される。

【0066】このフォトダイオード装置80では、終端抵抗18によりDCあるいは比較的低周波でのインピーダンス整合を行い、さらに整合回路接続点14dにシャント接続された容量性整合回路20によって、フォトダイオード82が有する寄生容量や、高周波電気回路14とフォトダイオード82との間、及びフォトダイオード82と終端抵抗18との間の金属ワイヤ16が有するインダクタンス成分などをキャンセルし、高周波でのインピーダンス整合が行われる。従ってDCから高周波の信号周波数に至る広帯域に亘って周波数特性に優れたフォトダイオード装置80が構成できる。

【0067】実施の形態10

図12はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。図13は図12におけるX I I I-X I I I断面での断面図である。この実施の形態はフリップチップ型の光電変換半導体装置の変調特性の広帯域化を図ったものである。

【0068】図12において90はフリップチップ型光変調器付き半導体レーザ装置、92はフリップチップ型の光変調器付き半導体レーザ素子で、92aは半導体レーザ部、92bは光変調器部である。94は開放形スタブ、96は終端抵抗18の抵抗体、98は伝送線路14bを介して抵抗体96の一端を接地するためのスルーホールである。100は電極で、100aは光変調器部92bの信号入力電極、100bは光変調器付き半導体レーザ素子92の接地電極で、半導体レーザ部92aと光変調器部92bとがともにこの接地電極100bを介して接地されている。100cは半導体レーザ部92aの駆動電流を入力するレーザ入力電極である。104は半導体レーザ部92aの駆動電流用の半導体レーザ配線層である。

【0069】また図13において102は接続導体としてはんだで、伝送線路14bと信号入力電極100a、接地電極100bとを、またレーザ配線層104とレーザ入力電極100cとをそれぞれ接続している。図12、図13において実施の形態1と同じ符号は同じものか又は相当のものであることを示す。図12におい

て、光変調器付き半導体レーザ装置90は次のように構成されている。

【0070】高周波回路基板14a上に、変調電気信号26が印加される信号入力側の伝送線路14bとスルーホール98を介して接地されている伝送線路14bとが抵抗体96を介して接続されている。この信号入力側の伝送線路14b上には光変調器部92bの信号入力電極100aが、また接地側の伝送線路14b上には接地電極100bが、それぞれはんだ102により接続されている。またレーザ配線層104上には半導体レーザ部92aのレーザ入力電極100cがはんだ102により接続されている。

【0071】この光変調器付き半導体レーザ装置90においては、フリップチップ型の光変調器付き半導体レーザ素子92の光変調器部92bの信号入力電極100aは伝送線路14bの直上にはんだ102を介して高周波電気回路14と接続される。このため金属ワイヤ16で接続されるよりも、信号入力電極100aが伝送線路14bの一端14cと、より近接するとともに開放形スタブ94とも近接するので接続導体のインダクタンスが小さくなる。さらには金属ワイヤ16で接続する場合と比較して寄生容量が安定するので信号入力電極100a、開放形スタブ94で調整すべき容量のバラツキが少なくなる。従って歩留りが高く、広帯域に亘って良好な変調特性を有する光変調器付き半導体レーザ装置90を構成することができる。

【0072】実施の形態11

図14はこの発明の一つの実施の形態に係る光変調器付き半導体レーザ装置の平面図である。この実施の形態は容量性整合回路のみで光変調器付き半導体レーザ装置の変調特性を良くするのではなく、更に抵抗性整合補正回路を高周波電気回路の端部と光変調器付き半導体レーザ装置の光変調器との間に直列に挿入することにより、反射減衰量を大きくしつつ変調光波形の劣化を抑制し、優れた変調特性を得るものである。

【0073】図14において、110は光変調器付き半導体レーザ装置、12は光変調器付きレーザ素子で、12aは半導体レーザ部、12bは光変調器部、この光変調器部12bに変調信号電圧を印加する信号入力電極12cが設けられている。14は高周波電気回路で、14aは高周波回路基板、14bは伝送線路である。伝送線路14bの一端14eは、直列に接続された抵抗性整合補正回路112を介して、光変調器部12bの信号入力電極12cに接続されている。詳細に言えば、抵抗性整合補正回路112は、一方で伝送線路14bの一端14eに金属ワイヤ16dで接続されるとともに他端は高周波基板14a上に設けられた接続点14fに金属ワイヤ16bで一旦接続され、接続点14fからやはり金属ワイヤ16cで光変調器部12bの信号入力電極12cに接続されている。

【0074】18は終端抵抗で、一端で接地され他の一端が金属ワイヤ16aにより信号入力電極12cとワイヤボンディングにより接続されている。20は容量性整合回路で、この容量性整合回路20は金属ワイヤ16eにより高周波電気回路14の一端14eにシャント接続されている。実施の形態1に示した符号と同じものは、同じか相当のものである。この実施の形態1から実施の形態15の容量性整合回路20の容量は、伝送線路14bの一端14eから光変調器付きレーザ素子12側を見たときに、所望の変調周波数近傍のインピーダンスを規格化インピーダンス、すなわち終端抵抗18の抵抗値に近づけるように最適化することが必要である。

【0075】つまり、この容量性整合回路20の容量を決定するには、まず上記構成の光変調器付き半導体レーザ装置110の周波数特性をシミュレーションによって計算し、光変調器付きレーザ素子12の光変調器部12bから終端抵抗18側を見たインピーダンスが規格化インピーダンス、例えばこの場合は50Ω、となるようにしながら、抵抗性整合補正回路112を光変調器部12bと高周波電気回路14の一端14eとの間に挿入して変調周波数近傍の反射減衰量をできるだけ大きくしつつ、順方向伝達特性をよくするように容量性整合回路20の容量を定め、さらに必要に応じ光変調器付き半導体レーザ装置110を組み立てた後に、周波数応答特性を測定しながら容量性整合回路20の容量を微調整するものである。

【0076】具体的には、順方向伝達特性を改善するためのキャパシタンスの値の設定は、所定の変調周波数からこの変調周波数の、例えば20%増しの周波数の領域において、変調周波数の20%増しの周波数の順方向伝達特性を示すS21が変調周波数のS21の3dB低下以内に収まるようにキャパシタンスを設定する。

【0077】次の動作について説明する。この光変調器付きレーザ装置110では、レーザ光の出射及び強度変調の仕方は実施の形態1に説明したのと同じであるが、実施の形態1では終端抵抗18と容量性整合回路20のみで変調特性の改善をはかっており、容量性整合回路20の大きさ及び接続位置の決定が難しく、最適化に時間がかかる場合があった。すなわち、容量性整合回路20を入れて最適化する際に図2のS11のように変調周波数近傍において反射減衰量は大きくなり反射特性は改善されるが、変調周波数近傍及びここから高い範囲で往々にして順方向伝達特性を示すS21が高くなりすぎてしまい、変調周波数近傍で図3に示す実線の(a)に示すように適度の大きさに調整することに時間がかかり、場合によっては最適化が困難となる場合があった。

【0078】これに対して、実施の形態11では抵抗性整合補正回路112を更に設けることにより、より簡単に変調特性、例えば反射減衰特性及び変調光波形の消光比特性、の改善を行うものである。すなわち、終端抵抗

18によりDCあるいは比較的低周波でのインピーダンス整合を行い、伝送線路14bの一端14eと光変調器部12bの信号入力電極12cとの間に、抵抗性整合補正回路112を直列に接続することにより、全周波数に亘って反射減衰量が大きくなり、反射特性を向上させることができる。これを実施の形態1の図2で説明すれば、反射減衰量を示すS11の値を負号の大きくなる方向、図2のグラフで言えば、点線で示された(b)の曲線が下方に移動することとなる。

【0079】しかしこれのみでは、信号が単に減衰してしまい、通過特性、言い換えれば変調周波数近傍で順方向伝達特性が劣化する。これを実施の形態1の図3で説明すれば、S21の値が一律に小さくなる、つまり点線で示された(b)の曲線が下方に移動することとなる。このため変調光波形の消光比特性が劣化する。そこで、高周波電気回路14の一端14eに容量性整合回路20をシャント接続し、容量性整合回路20により変調周波数近傍及びここから高い範囲でレスポンスを向上させ、図3で説明すれば、順方向伝達特性を示すS21を図3の実線(a)で示される程度に適宜に高くなるように、キャパシタンスの値を調整する。これにより変調周波数近傍及びここから高い範囲で抵抗性整合補正回路112による順方向伝達特性の劣化を補償し、変調光波形の消光比の劣化を補うことができる。

【0080】また、この実施の形態の場合、容量性整合回路20と抵抗性整合補正回路112とを備えているために、所望の反射減衰量と順方向伝達特性とを得るために必要なキャパシタンスの値は、実施の形態1の場合のように容量性整合回路20のみでインピーダンス整合を取る場合に比べて、より小さくすることができる。容量性整合回路20のキャパシタンスの値が大きくなると、変調光波形にリングングが生じ、波形が劣化する傾向があるが、実施の形態11ではキャパシタンスを比較的小さくできるので、変調光波形の劣化を抑制することができる。

【0081】以上のようにこの実施の形態に係る変調器付半導体レーザ装置は、より簡単に変調特性の調整を行うことができるので、変調特性が良く、またこの変調特性の揃った歩留りの高い変調器付半導体レーザを構成することができる。図15はこの実施の形態をより具体的に構成した変調器付半導体レーザ装置の平面図である。ここでは、容量性整合回路20を伝送線路14bの一端14eに近接して設けた開放形スタブ68で形成し、抵抗性整合補正回路112を伝送線路14bの一端14eと高周波基板14a上に設けられた接続点14fとの間に薄膜抵抗132で形成したものである。130はこの具体例の変調器付半導体レーザ装置である。

【0082】このような構成にすることにより、開放形スタブ68と伝送線路14bとは同時に形成でき、薄膜抵抗132も高周波基板14a上に一体的に形成され、

部品点数が少なくなり、また製造が簡単で小型化できる。この実施の形態の具体例としては記載しなかったが、この実施の形態に使用した容量性整合回路 20 として実施の形態 2 から 6 に使用したキャパシタを使用しても良い。

【0083】実施の形態 12

図 16 はこの発明に係る光変調器の平面図である。この実施の形態に係る光変調器は、容量性整合回路のみで光変調器の変調特性を良くするのではなく、更に抵抗性整合補正回路を高周波電気回路の端部と光変調器との間に直列に挿入することにより、反射減衰量を大きくしつつ変調光波形の劣化を抑制し、優れた変調特性を得るものである。図 16 において、140 は光変調器である。伝送線路 14 b の一端 14 e は、直列に接続された抵抗性整合補正回路 112 を介して、光変調器素子 72 の信号入力電極 12 c に接続されている。

【0084】抵抗性整合補正回路 112 は、一方で伝送線路 14 b の一端 14 e に金属ワイヤ 16 d で接続されるとともに他端は高周波基板 14 a 上に設けられた接続点 14 f に金属ワイヤ 16 b で一旦接続され、接続点 14 f からやはり金属ワイヤ 16 c で光変調器素子 72 の信号入力電極 12 c に接続されている。20 は容量性整合回路で、この容量性整合回路 20 は金属ワイヤ 16 e により高周波電気回路 14 の一端 14 e によりシャント接続されている。実施の形態 8 に示した符号と同じものは同じか相当のものである。

【0085】この変調器 140 では、容量性整合回路 20 は、例えばチップコンデンサである。この容量性整合回路 20 は既に記載した実施の形態 2、3、4、5、及び 6 に記載したチップコンデンサでも良い。また実施の形態 11 と同様に抵抗性整合補正回路 112 を薄膜抵抗で形成し、容量性整合回路 20 を開放形スタブで形成してもよい。このように構成された光変調器 140 は、実施の形態 8 と同様に動作し、容量性整合回路 20 及び抵抗性整合回路 112 を、実施の形態 11 の光変調器付半導体レーザ 110 において説明したのと同様に調整することにより、より簡単に変調特性の調整を行うことができ、変調特性が良く、またこの変調特性の揃った歩留りの高い変調器を構成することができる。

【0086】実施の形態 13

図 17 はこの発明に係るフォトダイオード装置の平面図である。この実施の形態に係るフォトダイオード装置は、容量性整合回路のみでフォトダイオード装置の変換特性を良くするのではなく、更に抵抗性整合補正回路を高周波電気回路の端部とフォトダイオードとの間に直列に挿入することにより、反射減衰量を大きくしつつ高速での光／電気変換特性を向上するものである。図 17 において、150 はフォトダイオード装置である。伝送線路 14 b の一端 14 e は、直列に接続された抵抗性整合補正回路 112 を介して、フォトダイオード 82 の信号

出力電極 88 に接続されている。

【0087】抵抗性整合補正回路 112 は、一方で伝送線路 14 b の一端 14 e に金属ワイヤ 16 d で接続されるとともに他端は高周波基板 14 a 上に設けられた接続点 14 f に金属ワイヤ 16 b で一旦接続され、接続点 14 f からやはり金属ワイヤ 16 c でフォトダイオード 82 の信号出力電極 88 に接続されている。

【0088】20 は容量性整合回路で、この容量性整合回路 20 は金属ワイヤ 16 e により高周波電気回路 14 の一端 14 e によりシャント接続されている。実施の形態 9 に示した符号と同じものは同じか相当のものである。このフォトダイオード装置 150 では、容量性整合回路 20 は、例えばチップコンデンサである。この容量性整合回路 20 は既に記載した実施の形態 2、3、4、5、及び 6 に記載したチップコンデンサでも良い。また実施の形態 11 と同様に抵抗性整合補正回路 112 を薄膜抵抗で形成し、容量性整合回路 20 を開放形スタブで形成してもよい。

【0089】このように構成されたフォトダイオード装置 150 は、実施の形態 9 と同様に動作し、容量性整合回路 20 及び抵抗性整合回路 112 を、実施の形態 11 のと同様に調整することにより、より簡単に変換特性の調整を行うことができ、高速での光／電気変換特性が良く、またこの変換特性の揃った歩留りの高いフォトダイオード装置を構成することができる。

【0090】実施の形態 14

この実施の形態は、実施の形態 11 における光変調器付き半導体レーザをフリップチップ型の光変調器付き半導体レーザとしたもので、ワイヤの接続に基づくインダクタンスの変動を少なくしたものである。図 18 はこの実施の形態に係るフリップチップ型光変調器付き半導体レーザ装置の平面図である。図 19 は図 18 の X I X-X I X 断面における光変調器付き半導体レーザ装置の断面図である。

【0091】図 18 及び図 19 の構成は、実施の形態 10 における図 12 及び図 13 の構成と大略同じであるが、信号入力側の伝送線路 14 b の一端 14 e の近傍に開放形スタブ 68 が設けられ、この一端 14 e と光変調器部 92 b の信号入力電極 100 a との間に薄膜抵抗 132 が設けられた点が異なる構成である。160 はフリップチップ型変調器付半導体レーザ装置であり、高周波電気回路 14 をマイクロストリップ線路としたものである。

【0092】図 18 において、高周波回路基板 14 a 上に、変調電気信号 26 が印加される信号入力側の伝送線路 14 b の一端 14 e の近傍に開放形スタブ 68 が設けられ、伝送線路 14 b の一端 14 e に抵抗性整合補正回路としての薄膜抵抗 132 が接続され、この薄膜抵抗 132 を介して更に伝送線路 14 b が延びている。この延長された伝送線路 14 b とスルーホール 98 を介して接

地されている伝送線路 14b とが終端抵抗 18 の薄膜抵抗 96 を介して接続されている。この信号入力側の延長された伝送線路 14b 上に終端抵抗 18 の薄膜抵抗 96 と抵抗性整合補正回路の薄膜抵抗 132 との間に光変調器部 92b の信号入力電極 100a が、また接地側の伝送線路 14b 上には終端抵抗 18 の薄膜抵抗 96 とスルーホール 98 との間には光変調器部 92b の接地電極 100b が、それぞれはんだ 102 により接続されている。

【0093】またレーザ配線層 104 上には半導体レーザ部 92a のレーザ入力電極 100c がはんだ 102 により接続されている。ここで一端 14e を伝送線路 16b の端部とするのは、信号入力側と接地側とで伝送線路 14b が一続きのように見えるが、終端抵抗 18 の抵抗体 96 を介して接続しているため、電気的には伝送線路 14b の端部になっているからである。このフリップチップ型変調器付半導体レーザ装置 160 は、信号入力電極 100a や接地電極 100b が、それぞれはんだ 102 を介して高周波電気回路 14 の伝送線路 14b と接続される。このため金属ワイヤ 16 で接続されるよりも、接続導体のインダクタンスが小さくなる。さらには金属ワイヤで接続する場合と比較して寄生容量が安定するので容量のバラツキが少なくなる。従って高速での変調特性が良好で歩留りも高い構成とすることができる。

【0094】図 20 はこの実施の形態に係る他の変形例の光変調器付き半導体レーザ装置の平面図である。図 21 は図 20 の XX I I I - XX I I I 断面における光変調器付き半導体レーザ装置の断面図である。この変形例は高周波電気回路 14 をマイクロストリップ線路とした図 18 および 19 の光変調器付き半導体レーザ装置 160 を、高周波電気回路 14 をコプレーナ線路で構成したものである。170 は光変調器付き半導体レーザ装置であり、14g は接地線路である。

【0095】このような構成にすることにより、高周波電気回路 14 をマイクロストリップ線路とした光変調器付き半導体レーザ装置 160 の有する効果に加えて、終端抵抗 18 の薄膜抵抗 96 を光変調器付き半導体レーザ素子 92 と重ならないようにずらして配置できる。従って光変調器付き半導体レーザ素子 92 が終端抵抗 18 の薄膜抵抗 96 が発生させる発熱の影響を受けにくくすることができ、光変調器付き半導体レーザ素子の安定動作を確保することができ、延いては光変調器付き半導体レーザ装置の信頼性を高めることができる。

【0096】実施の形態 15

この実施の形態は、実施の形態 14 の終端抵抗としての薄膜抵抗を基板側面に設けるようにしたもので、終端抵抗を構成する上でのインダクタンス成分をできるだけ少なくし、またワイヤ接続に基づくインダクタンスの変動を少なくすることで変調特性のバラツキの少ない製品を構成して歩留りを高めるとともに、終端抵抗と半導体レ

ーザ素子との距離をできるだけ離し、終端抵抗の発熱の影響を半導体レーザ素子になるべく及ぼさないようにすることにより、光変調器付き半導体レーザ素子の安定動作を確保し、延いては光変調器付き半導体レーザ装置の信頼性を高めたものである。

【0097】図 22 はこの実施の形態に係るフリップチップ型光変調器付き半導体レーザ装置の平面図である。図 23 は図 22 の XX I I I - XX I I I 断面における光変調器付き半導体レーザ装置の断面図である。この構成は高周波電気回路としてマイクロストリップ線路を用いた構成である。図 22 において 180 はフリップチップ型光変調器付き半導体レーザ装置である。182 は信号側高周波電気回路、184 は接地側高周波電気回路で、これらは互いに分離され、対向して配置されている。信号側高周波電気回路 182 は、高周波回路基板 14a 上に変調電気信号 26 が印加される信号入力側の伝送線路 14b が延びている。この伝送線路 14b の一端 14e の近傍に開放形スタブ 68 が設けられ、この伝送線路 14b の一端 14e に抵抗性整合補正回路としての薄膜抵抗 132 が接続され、この薄膜抵抗 132 を介して更に伝送線路 14b が延びている。一方、接地側高周波電気回路 184 は表裏面に接地線路 14g を設けスルーホール 98 を介して接続している。

【0098】フリップチップ型光変調器付き半導体レーザ素子 92 は、光変調器部 92b の信号入力電極 100a が信号側高周波電気回路 182 の薄膜抵抗 96 と抵抗性整合補正回路の薄膜抵抗 132 との間に、また光変調器部 92b の接地電極 100b が接地側高周波電気回路 184 の表面の接地線路 14g 上にそれぞれはんだ 102 により接続されている。またレーザ入力電極 100c が、信号側高周波電気回路 182 の高周波回路基板 14a 上に設けられたレーザ配線層 104 上に、はんだ 102 により接続されている。このフリップチップ型光変調器付半導体レーザ装置 180 は、信号入力電極 100a や接地電極 100b が、終端抵抗としての薄膜抵抗 96 を高周波回路基板 14a 側面に設けるようにしたので、終端抵抗 18 のインダクタンスが小さくなる。さらには金属ワイヤで接続する場合と比較して寄生容量が安定するので、キャパシタンスのバラツキが少なくなる。従って高速での変調特性が良好で歩留りも高い構成とすることができる。

【0099】また実施の形態 14 の図 18 の構成のように高周波回路基板 14a 表面に終端抵抗としての薄膜抵抗 96 を設けると、マイクロストリップ線路の場合には、光変調器部 92b の信号入力電極 100a と接地電極 100b との間に薄膜抵抗 96 を設ける必要があり、光変調器部 92b と極めて近接した位置に設けざるを得ない。しかしこの実施の形態 15 では、薄膜抵抗 96 を高周波回路基板 14a 側面に設けるようにしたので、薄膜抵抗 96 と光変調器部 92b との距離を大きく取るこ

とができ、光変調器部 92b が終端抵抗としての薄膜抵抗 96 の発熱の影響を受けにくくすることができるから、光変調器付き半導体レーザ素子 92 の安定動作を確保することができ、延いて光変調器付き半導体レーザの信頼性を高めることができる。

【0100】図 24 は、この実施の形態の他の構成であるフリップチップ型光変調器付半導体レーザ装置で、信号側高周波電気回路 182 をコブレナ線路で構成したものである。この構成では、図 22 の構成と高周波回路基板 14a 上に設けられた信号入力側の伝送線路 14b が接地線路 14g に挟まれている点が異なっている。また図 24 の X X I V - X X I V 断面での光変調器付半導体レーザ装置の断面図は図 23 と同様になる。そして実施の形態 14 の図 20 の構成と比較すると終端抵抗 18 のインダクタンスの低減という点では同様の効果を奏しているが、コブレナ線路を用いる場合においても線路の形態によっては必ずしも光変調器付き半導体レーザ素子 92 と終端抵抗としての薄膜抵抗 96 とを重ねるにすぎることができない場合も生じることを考えると、この図 24 の構成では線路の形態によらずに、終端抵抗 18 から発生する熱の影響を少なくすることができるので、とくに回路の形態によってインピーダンスの値が大きく変動する高周波回路においては、回路構成の設計の自由度が高くなるという効果を奏することになる。フリップチップ型光電変換半導体装置としてここでは光変調器付き半導体レーザ装置について説明したが、光変調器や受光素子においても同様に構成でき、同様の効果がある。

【0101】

【発明の効果】この発明に係る光電変換半導体装置は以上に説明したような構成を備えているので、以下のような効果を有する。この発明に係る光電変換半導体装置は、半導体素子に近接する端部を有し、この端部であって半導体素子が有する電気信号端子に最も近接する部位を接続点とし、導電体を介して電気信号端子に接続された高周波電気信号回路と、導電体を介して一端が半導体素子の電気信号端子と接続され他の一端が接地された抵抗性整合回路と、高周波電気信号回路の端部の接続点に接続され、接続点から見た半導体素子側のインピーダンスが抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えたもので、この構成を備えることにより DC から変調周波数に至る広帯域に亘って光電変換半導体装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。延いては DC から変調周波数に至る広帯域に亘って変調特性に優れた光電変換半導体装置を構成することができる。

【0102】さらに半導体素子を光変調器素子としたものであり、この構成を備えることにより、DC から変調周波数に至る広帯域に亘って光変調器の反射減衰量を大

きく、またカットオフ周波数を高くすることができる。このため DC から変調周波数に至る広帯域に亘って変調特性に優れた光変調器を構成することができる。

【0103】またさらに、半導体素子を光変調器集積半導体レーザ素子とし、かつ半導体素子の電気信号端子を光変調器集積半導体レーザ素子の光変調器部に配設したものであり、この構成を備えることにより、DC から変調周波数に至る広帯域に亘って光変調器集積半導体レーザ装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。このため DC から変調周波数に至る広帯域に亘って変調特性に優れた光変調器集積半導体レーザ装置を構成することができる。

【0104】またさらに、半導体素子を受光素子としたものであり、この構成を備えることにより、DC から変調周波数に至る広帯域に亘って受光装置の反射減衰量を大きく、またカットオフ周波数を高くすることができる。このため DC から変調周波数に至る広帯域に亘って変調特性に優れた受光装置を構成することができる。

【0105】またさらに、半導体素子をフリップチップ型半導体素子としたもので、金属ワイヤで接続されるよりも、半導体素子の電極が伝送線路の一端とより近接し、また金属ワイヤで接続する場合と比較して寄生容量が安定し、容量性整合回路で調整すべき容量のバラツキが少なくなる。延いては歩留りの高い光電変換半導体装置を構成することができる。

【0106】またさらに、導電体を導電線としたので、現状の半導体素子に仕様変更せずに適用できる。延いては安価で、変調特性のよい光電変換半導体装置を構成することができる。

【0107】またさらに、容量性整合回路をチップコンデンサとしたので、容量性整合回路を実装しやすい。延いては安価で、変調特性のよい光電変換半導体装置を構成することができる。

【0108】さらに、チップコンデンサを容量調整可能なチップコンデンサとしたので、インピーダンス整合に必要なチップコンデンサの容量を容易に微調整することが可能となる。延いては変調特性を最適化でき、歩留りの向上を図ることができる。

【0109】またさらに容量性整合回路を高周波電気信号回路の端部に配設された開放形スタブとしたので、伝送線路と開放形スタブを一体的に構成でき、部品点数の削減を図ることができる。延いては歩留りの高い光電変換半導体装置を構成することができる。

【0110】さらに開放形スタブを容量調整可能な開放形スタブとしたので、インピーダンス整合に必要な開放形スタブの容量を容易に微調整することが可能となる。延いては変調特性を最適化でき、歩留りの向上を図ることができる。

【0111】また電気信号端子を有し光電信号変換を行う半導体素子と、この半導体素子に近接する端部を有す

る高周波電気信号回路と、導電体を介して一端が半導体素子の電気信号端子と接続され他の一端が接地された抵抗性整合回路と、導電体を介して電気信号端子と高周波電気信号回路の端部との間に接続された抵抗性整合補正回路と、高周波電気信号回路の端部に接続され、所望の周波数近傍の高周波電気信号回路の端部から見た半導体素子側のインピーダンスが抵抗性整合回路の規格化インピーダンスとなるように定められたインピーダンスを有する容量性整合回路と、を備えたもので、反射減衰量を大きくしつつ優れた光電気信号変換特性を得るようにより簡単に高周波回路の調整を行うことができる。このため光電気信号変換特性が良く、またこの光電気信号変換特性の揃った歩留りの高い光電変換半導体装置を構成することができる。

【0112】さらに、半導体素子を光変調器素子としたものであり、この構成を備えることにより光変調器において反射減衰量を大きくしつつ変調光波形の劣化を抑制する優れた変調特性を得るようにより簡単に高周波回路の調整を行うことができる。このため変調特性が良く、またこの変調特性の揃った歩留りの高い光変調器を構成することができる。

【0113】またさらに半導体素子を光変調器集積半導体レーザ素子とし、半導体素子の電気信号端子を光変調器集積半導体レーザ素子の光変調器部に配設したもので、この構成を備えることにより光変調器集積半導体レーザ装置において反射減衰量を大きくしつつ変調光波形の劣化を抑制する優れた変調特性を得るようにより簡単に高周波回路の調整を行うことができる。このため変調特性が良く、またこの変調特性の揃った歩留りの高い光変調器集積半導体レーザ装置を構成することができる。

【0114】またさらに半導体素子を受光素子としたものであり、この構成を備えることにより、光電変換半導体装置において反射減衰量を大きくしつつ高速での光／電気変換特性を得るようにより簡単に高周波回路の調整を行うことができる。このため光／電気変換特性が良く、またこの光／電気変換特性の揃った歩留りの高い受光装置を構成することができる。

【0115】半導体素子をフリップチップ型半導体素子としたもので、この構成を備えることにより金属ワイヤで接続する場合と比較して寄生容量が安定し、容量性整合回路で調整すべき容量のバラツキが少なくなる。延いては歩留りの高い光電変換半導体装置を構成することができる。

【0116】またさらに容量性整合回路を高周波電気信号回路の端部近傍に配設された開放形スタブとしたもので、この構成を備えることにより伝送線路と開放形スタブとを一体的に構成でき、部品点数の削減を図ることができる。延いては安価で小型の光電変換半導体装置を構成することができる。

【0117】またさらに抵抗性整合補正回路を高周波電

気信号回路の端部近傍に配設された薄膜抵抗としたもので、この構成を備えることにより伝送線路と薄膜抵抗とを一体的に構成でき、部品点数の削減を図ることができる。延いては安価で小型の光電変換半導体装置を構成することができる。

【0118】またさらに抵抗性整合回路を高周波電気信号回路を構成する回路基板側面上に配設された薄膜抵抗としたもので、この構成を備えることにより半導体素子と抵抗性整合回路の抵抗体との距離を大きくとることができる。抵抗性整合回路の熱的影響が少なく動作の安定した信頼性の高い光電変換半導体装置を構成することができる。

【図面の簡単な説明】

【図1】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図2】 この発明に係る光変調器付きレーザ装置の入力側反射特性を示すグラフである。

【図3】 この発明に係る光変調器付きレーザ装置の順方向伝達特性を示すグラフである。

【図4】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図5】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図6】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図7】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図8】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図9】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図10】 この発明に係る光変調器の平面図である。

【図11】 この発明に係るフォトダイオード装置の平面図である。

【図12】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図13】 この発明に係る光変調器付き半導体レーザ装置の、図12におけるX I I I - X I I I 断面での断面図である。

【図14】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図15】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図16】 この発明に係る光変調器の平面図である。

【図17】 この発明に係るフォトダイオード装置の平面図である。

【図18】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図19】 この発明に係る光変調器付き半導体レーザ装置の、図18におけるX I X - X I X 断面での断面図

である。

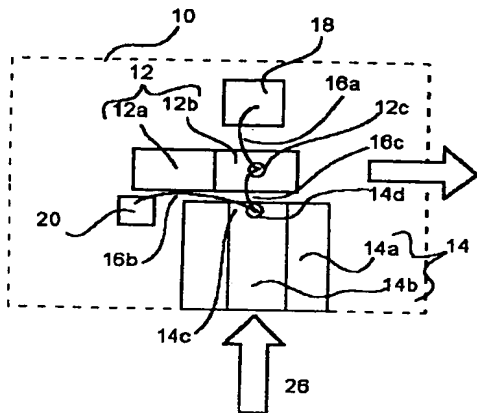
【図20】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

【図21】 この発明に係る光変調器付き半導体レーザ装置の、図20におけるXXI-XXI断面での断面図である。

【図22】 この発明に係る光変調器付き半導体レーザ装置の平面図である。

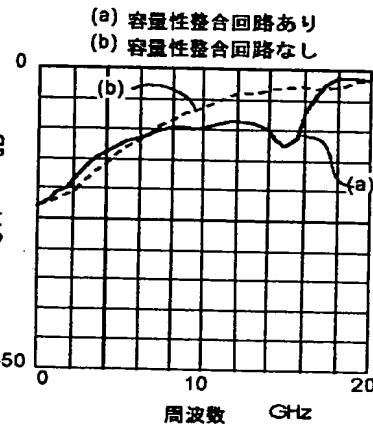
【図23】 この発明に係る光変調器付き半導体レーザ装置の、図22におけるXXIII-XXIII断面での断面図である。

【図1】

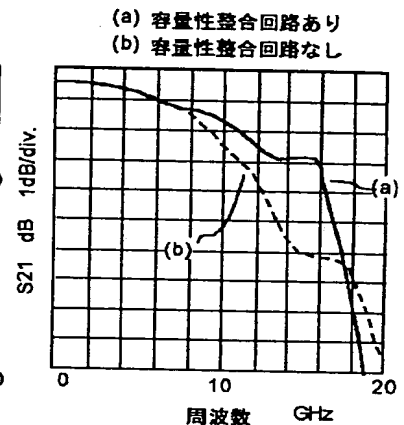


- 12 光変調器付きレーザ素子
- 14 高周波電気回路
- 18 終端抵抗
- 20 容量性整合回路
- 16 金属ワイヤ

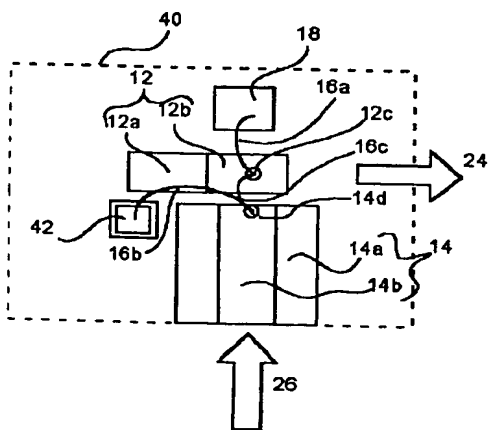
【図2】



【図3】

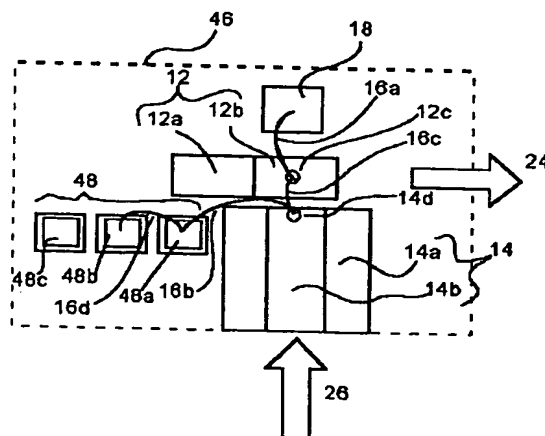


【図4】

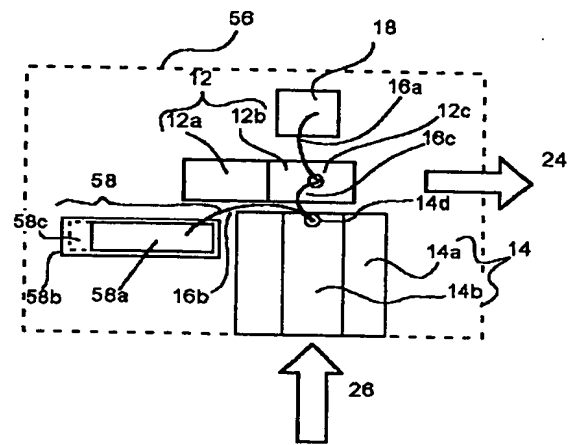


- 42 チップコンデンサ

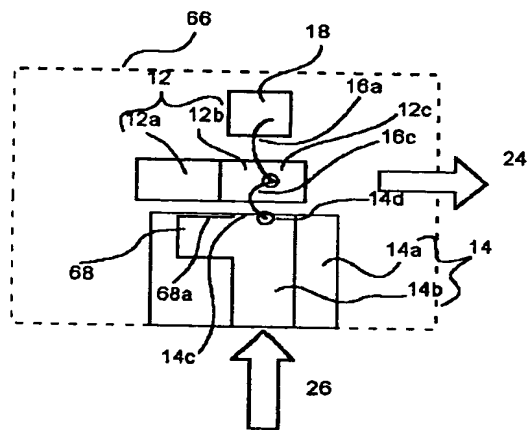
【図5】



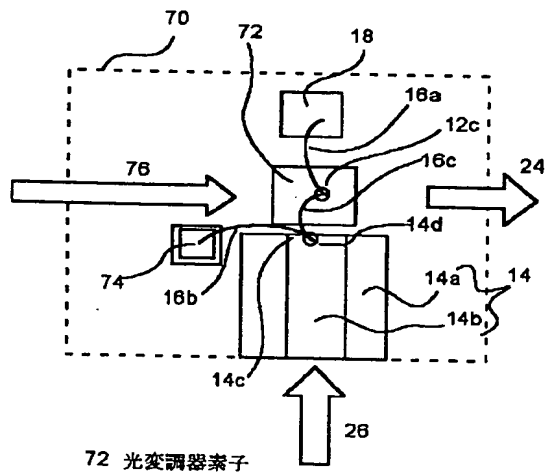
【图 7】



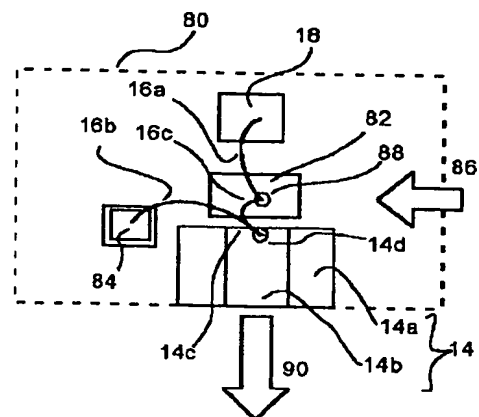
【图9】



【☒ 1 0】

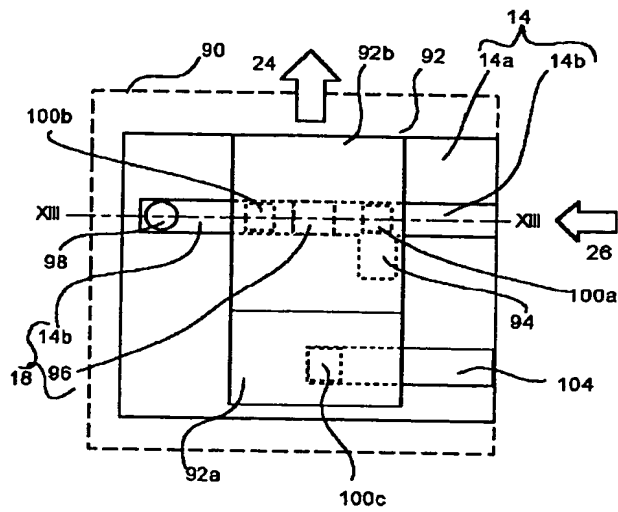


【☒ 1 1】



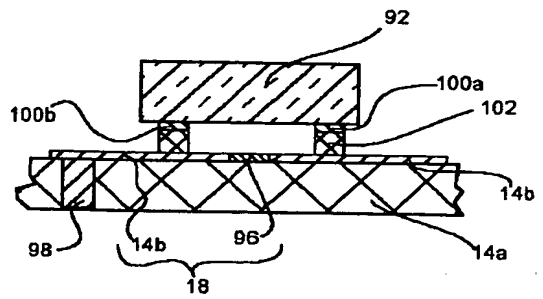
82 フォトダイオード

【図12】

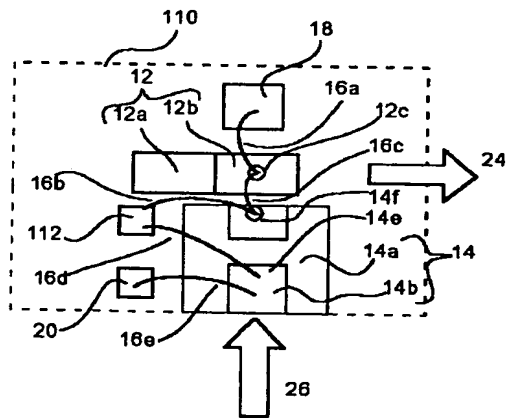


92 フリップチップ型
光変調器付き半導体レーザ

【図13】

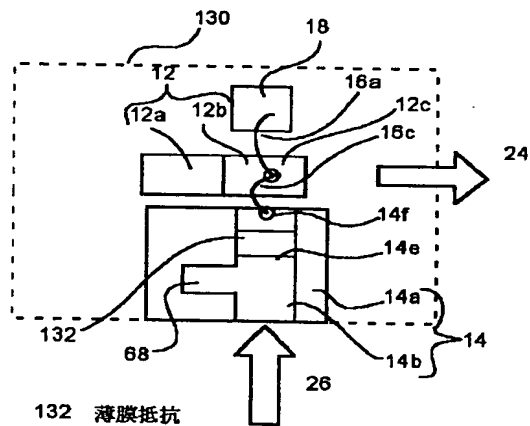


【図14】



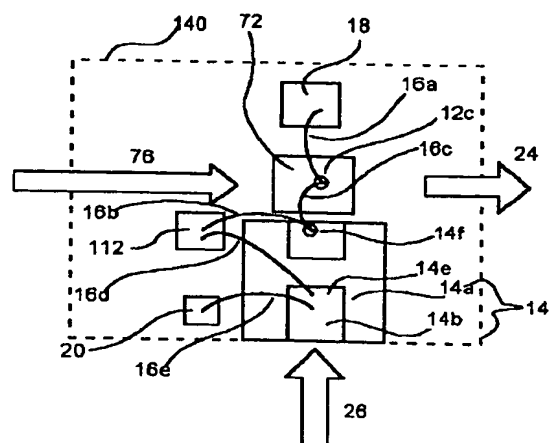
112 抵抗性整合補正回路

【図15】

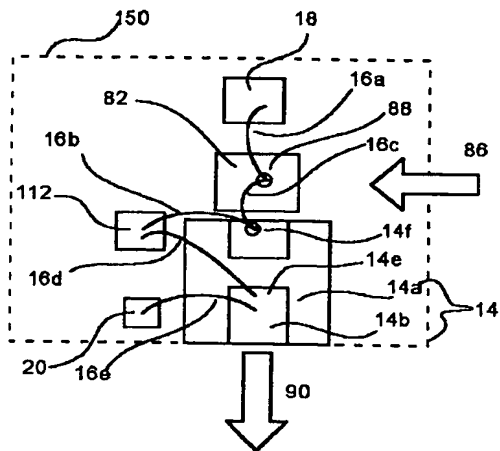


132 薄膜抵抗

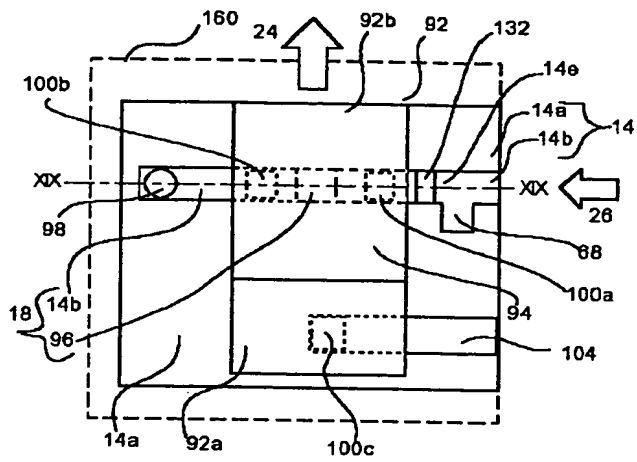
【図16】



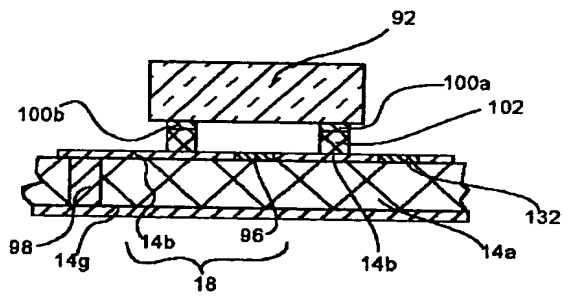
【図 17】



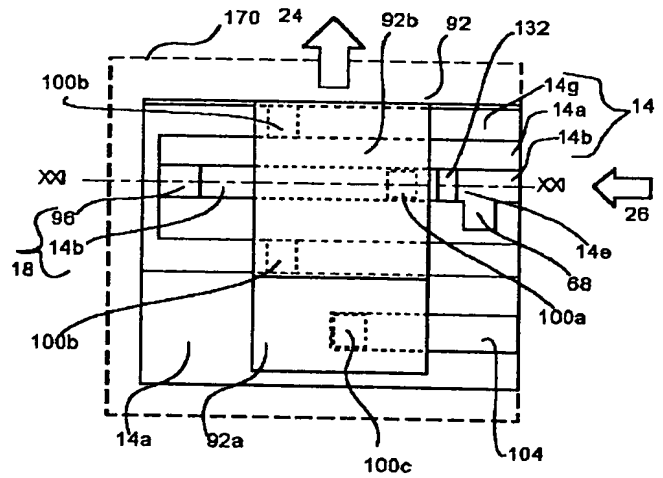
【図 18】



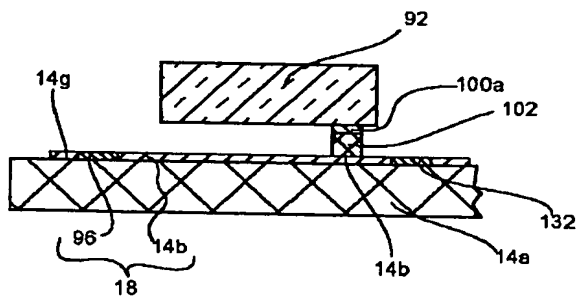
【図 19】



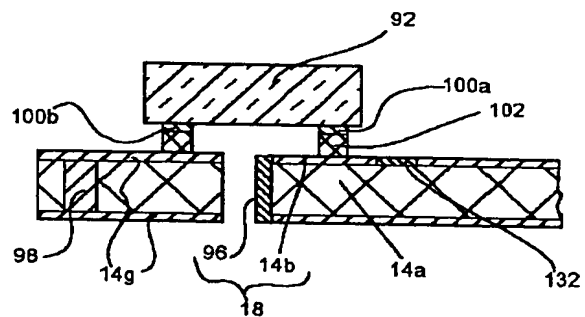
【図 20】



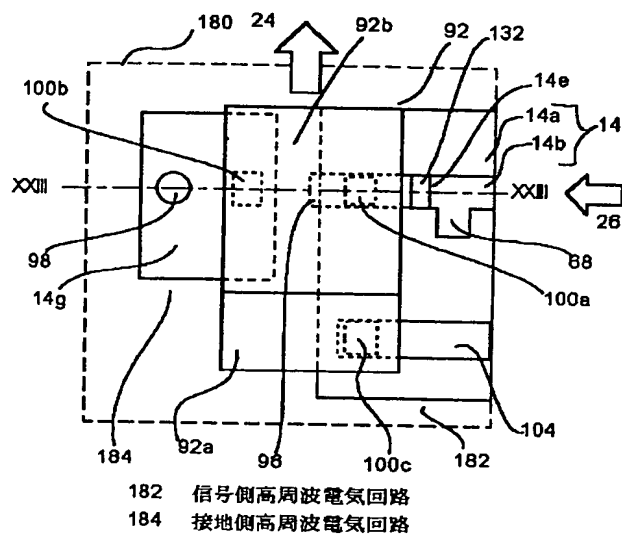
【図 21】



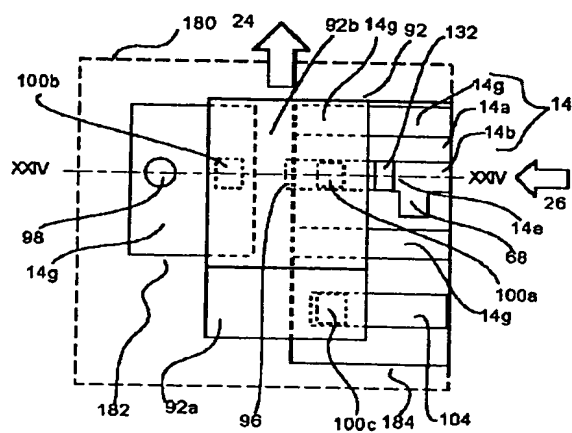
【図 23】



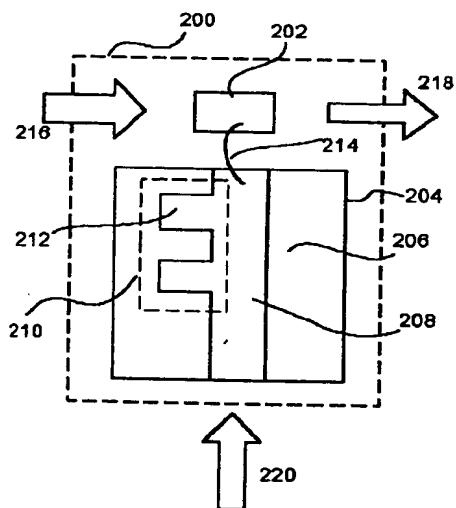
【図 22】



【図 24】



【図 25】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.